

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-083813

(43)Date of publication of application : 26.03.1996

(51)Int.Cl.

H01L 21/338

H01L 29/812

H01L 23/29

H01L 23/31

(21)Application number : 06-215842

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 09.09.1994

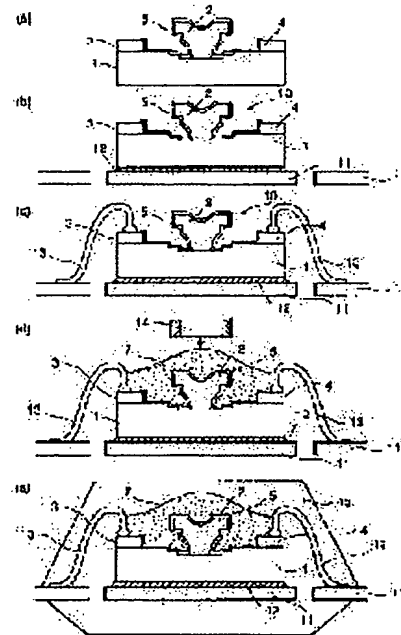
(72)Inventor : NAKAYAMA OSAMU
MURAYAMA MASAKAZU
NAKAMURA YUKIO

(54) HIGH-FREQUENCY SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To reduce the influence of the dielectric constant of sealing resin and to prevent the high-frequency characteristics from deteriorating without affecting passivation film in a GaAsFET which is subjected to the sealing resin.

CONSTITUTION: In a GaAsFET 10 with Ti/Al/Mo gate electrode 2 formed on GaAs substrate 1 with a recess, SiN passivation film 5 is formed on the gate electrode 2 and the surface of the surrounding GaAsFET 10, and a covering resin 7 which has a dielectric constant of 3.2 or less and fluoro-resin with a film thickness of 2 μ m or more is applied to the surface, and then sealing is made by epoxy mold resin, preventing high-frequency characteristics from deteriorating by molding rather than preventing chip characteristics from deteriorating.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-83813

(43) 公開日 平成8年(1996)3月26日

(51) Int.Cl.^o

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/338
29/812
23/29

9171-4M

H 0 1 L 29/ 80

Q

6921-4E

23/ 30

B

審査請求 未請求 請求項の数6 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願平6-215842

(22) 出願日 平成6年(1994)9月9日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 中山 修

兵庫県伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所内

(72) 発明者 村山 雅一

兵庫県尼崎市塚口本町八丁目1番1号 三菱電機株式会社中央研究所内

(72) 発明者 中村 幸男

兵庫県川西市久代3丁目13番21号 三菱電機株式会社ケーディーエル内

(74) 代理人 弁理士 早瀬 憲一

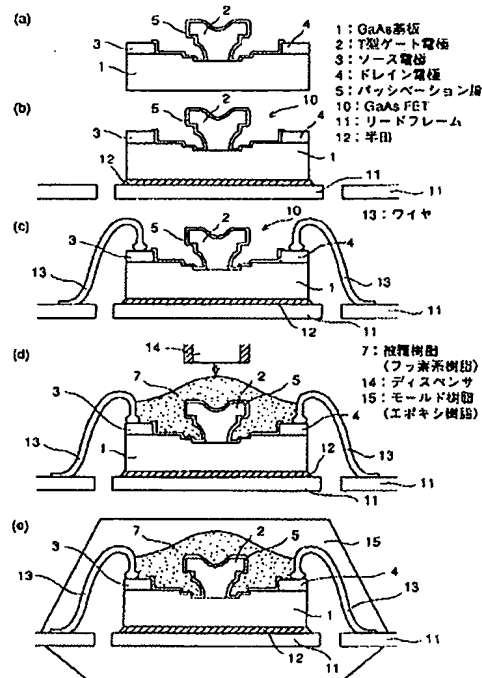
(54) 【発明の名称】 高周波半導体装置、及びその製造方法

(57) 【要約】

【目的】 封止樹脂を施したGaAsFETにおいて、パッシベーション膜に影響を与えず、封止樹脂の誘電率の影響を軽減でき、その高周波特性の劣化を生じないものを得る。

【構成】 リセスを有するGaAs基板1上に形成したTi/Al/Moゲート電極2を有するGaAsFET10において、ゲート電極2、及びその周辺の該GaAsFET10の表面に、SiNパッシベーション膜5を成膜し、その誘電率が3.2以下で、膜厚が2μm以上のフッ素樹脂よりなる被覆樹脂7を被覆した後、エポキシ系のモールド樹脂で封止する。

【効果】 チップの特性劣止防止ではなく、モールドすることによる、高周波特性の劣化を防止できる。



1

【特許請求の範囲】

【請求項1】 電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置において、上記電界効果トランジスタのゲート電極、及び該ゲート電極の周辺の該電界効果トランジスタの表面に、酸化膜、または窒化膜よりなるパッシベーション膜を成膜した後に、その誘電率が3.2以下で、膜厚が $2\mu\text{m}$ 以上のフッ素系樹脂を被覆してなる、該フッ素系樹脂と上記パッシベーション膜との2重構造を有し、上記プラスチックモールド樹脂で封止してなることを特徴とする高周波半導体装置。

【請求項2】 請求項1に記載の高周波半導体装置において、上記プラスチックモールド樹脂は、エポキシ系樹脂であることを特徴とする高周波半導体装置。

【請求項3】 請求項1、または2に記載の高周波半導体装置において、上記電界効果トランジスタは、リセス構造を有するものであることを特徴とする高周波半導体装置。

【請求項4】 請求項1ないし3のいずれかに記載の高周波半導体装置において、上記電界効果トランジスタは、T型またはY型ゲート電極を有するものであることを特徴とする高周波半導体装置。

【請求項5】 請求項1ないし4のいずれかに記載の高周波半導体装置において、該高周波半導体装置は、GaAsFETであることを特徴とする高周波半導体装置。

【請求項6】 電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置の製造方法において、半導体基板上に電界効果トランジスタを構成する活性層、ソース電極、ドレイン電極、ゲート電極をそれぞれ形成する工程と、

上記形成された電界効果トランジスタの表面の所望の領域に酸化膜、または窒化膜よりなるパッシベーション膜を形成する工程と、

上記形成された電界効果トランジスタの上記半導体基板をリードフレーム上に接着する工程と、

上記形成された各電極にワイヤをボンディングする工程と、

上記形成されたゲート電極上、及びその周辺の電界効果トランジスタの表面を誘電率3.2以下のフッ素樹脂系樹脂で、該樹脂の厚さが $2\mu\text{m}$ になるように被覆し、該樹脂を硬化させる工程と、

その後、上記硬化させた上記樹脂を含む上記電界効果トランジスタ全体をプラスチックモールド樹脂により封止する工程を含むことを特徴とする高周波半導体装置の製造方法。

【発明の詳細な説明】

2

【0001】

【産業上の利用分野】 この発明は高周波半導体装置、及びその製造方法に関し、特に衛星放送の受信コンバータ等を使用されるGaAsFET、HEMT、MMIC等を搭載した高周波半導体装置に関するものである。

【0002】

【従来の技術】 図5は従来の高周波半導体装置の封止樹脂を透視した斜視図である。図において、101はGaAsFET、102はソースワイヤ、103はドレインワイヤ、104はゲートワイヤ、105はソースリード、106はドレインリード、107はゲートリード、108は熱硬化性エポキシ樹脂（封止樹脂）である。

【0003】 図6は図5の高周波半導体装置に搭載されたGaAsFET101の断面構造を示す図である。図において、1は表面にn型活性層6を形成したGaAs基板であり、そのリセス深さ（DR）は1500オングストローム、リセス幅は8000オングストロームである。また、2はゲート電極であり、Ti/Al/MoからなるT型ゲートを形成しており、そのゲート長が2500オングストローム、ゲート高さが7000オングストローム、T型ゲートの幹部までの高さが4000オングストローム、T型ゲートの頭部の長さが $1\mu\text{m}$ に形成されている。3はソース電極であり、AuGeからなり、厚さは3000オングストロームである。4はドレイン電極であり、AuGeからなり、厚さは3000オングストロームである。このソース、ドレイン電極間距離は $3\sim 4\mu\text{m}$ に形成されている。5は電界効果トランジスタのゲート電極2、及び該ゲート電極2の周辺の電界効果トランジスタの表面を被覆するように形成されたパッシベーション膜であり、SiN膜よりなり、1000オングストロームの膜厚を有するものである。該パッシベーション膜5は、プラズマCVD膜で形成され、全体に回り込んで付着するものである。

【0004】 次に動作について説明する。ソース電極3とドレイン電極4と間に電圧を加えておき、ゲート電極2に数GHzの入力信号を加えると、ドレイン電流は変調を受けて高周波の増幅信号として取り出される。熱硬化性エポキシ樹脂（封止樹脂）108はGaAsFET101に直接接しているため、図6のGaAsFETの断面図からもわかるように、該封止樹脂108はリセスを埋め込む。該封止樹脂108が例えばエポキシ系樹脂であると、その誘電率は4と高いため、ゲート電極2の側面とソース電極3側のn型活性層6とで構成されるゲート・ソース間容量（Cgs）と、ゲート電極2の側面とドレイン電極4側のn形活性層6とで構成されるゲート・ドレイン間容量（Cgd）は大きなものとなる。

【0005】

【発明が解決しようとする課題】 上記図5、図6を用いて説明した従来の高周波半導体装置では、上記のように、そのゲート電極2の側面とソース電極3側のn型活

10

20

30

40

50

性層 6 とで構成されるゲート・ソース間容量 (C_{gs}) と、ゲート電極 2 の側面とドレイン電極 4 側の n 形活性層 6 とで構成されるゲート・ドレイン間容量 (C_{gd}) とが大きなものとなることにより、封止樹脂を施さない G a A s F E T に比べて、該封止樹脂 108 を施した G a A s F E T は、その高周波特性が劣化するという問題があった。

【0006】そこで、高周波ではチップを封止樹脂により封止しないで、チップ上を中空として使用することが多いが、一方では耐湿性、及び α 線遮蔽性を向上しなければならないという問題があった。

【0007】なお、特開昭 63-204742 号には、G a A s F E T のゲートを低誘電率材料であるポリイミドで被うことが示されている。しかるに、これは高周波の場合、チップの表面に S i O₂、あるいは S i N をパッシベーション膜として形成しているが、これは耐湿性、及び α 線遮蔽性をよくするためのもので、厚く積めば上記特性は良くなるが、該 S i O₂、または S i N の誘電率が 5~8 と大きいことにより、上記容量 (C_{gs}, C_{gd}) が大きくなり、チップの高周波特性が低下してしまうという問題があった。この問題に鑑みて、上記パッシベーション膜の所望の領域だけに、S i O₂、S i N に代えて低誘電率絶縁膜としてポリイミドを使用した膜を形成しているものである。即ち、この先行技術は、通常配線の上に必ず設けられる S i O₂、あるいは S i N よりなるパッシベーション膜に代えて低誘電率絶縁膜であるポリイミドを部分的に入れた構造としているものである。また、従来、特開昭 63-213372 号には、F E T の T 型ゲート容量低減のため、ゲート-基板間にポリイミド膜を設けることが記載されている。

【0008】これらの先行技術は、上記容量 (C_{gs}, C_{gd}) を小さくするため基板に直接ポリイミドよりなる低誘電率の樹脂を使用している。より低誘電率であるフッ素系樹脂を使用することでさらに低容量化が行えると思われるが、該フッ素系樹脂は基板との親和力が悪いという問題があった。

【0009】この発明は、上記のような従来の問題点に鑑みてなされたもので、封止樹脂によりチップを封止する場合において、パッシベーション膜の機能を損なうことなく、さらに封止によってその高周波特性の劣化を生ずることのないよう、より低誘電率であるフッ素系樹脂を用いて、素子の高周波特性劣化防止効果の大きい高周波半導体装置、及びその製造方法を提供することを目的としている。

【0010】なお、特開平 5-198502 号には、半導体素子の表面保護膜としてフッ素含有ポリイミド保護膜を用いる際に、該フッ素樹脂を精度良く形成することを含み半導体の製造方法が示されており、特開平 5-72736 号には、半導体素子表面への含フッ素系ポリイミド樹脂膜パターン製造法が示されている。

【0011】

【課題を解決するための手段】この発明にかかる高周波半導体装置は、電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置において、上記電界効果トランジスタのゲート電極、及び該ゲート電極の周辺の該電界効果トランジスタの表面に、酸化膜、または窒化膜よりなるパッシベーション膜を成膜した後に、その誘電率が 3.2 以下で、膜厚が 2 μ m 以上のフッ素系樹脂を被覆してなる、該フッ素系樹脂と上記パッシベーション膜との 2 重構造を有し、上記プラスチックモールド樹脂で封止してなるものである。

【0012】またこの発明は、上記高周波半導体装置において、上記プラスチックモールド樹脂は、エポキシ系樹脂であるものである。またこの発明は、上記高周波半導体装置において、上記電界効果トランジスタは、リセス構造を有するものである。

【0013】またこの発明は、上記高周波半導体装置において、上記電界効果トランジスタは、T 型または Y 型ゲート電極を有するものである。またこの発明は、上記高周波半導体装置において、該高周波半導体装置は、G a A s F E T であるものである。

【0014】この発明にかかる高周波半導体装置の製造方法は、電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置の製造方法において、半導体基板上に電界効果トランジスタを構成する活性層、ソース電極、ドレイン電極、ゲート電極をそれぞれ形成する工程と、上記形成された電界効果トランジスタの表面の所望の領域に酸化膜、または窒化膜よりなるパッシベーション膜を形成する工程と、上記形成された電界効果トランジスタの上記半導体基板をリードフレーム上に接着する工程と、上記形成された各電極にワイヤをボンディングする工程と、上記形成されたゲート電極上、及びその周辺の電界効果トランジスタの表面を誘電率 3.2 以下のフッ素樹脂系樹脂で、該樹脂の厚さが 2 μ m になるように被覆し、該樹脂を硬化させる工程と、その後、上記硬化させた上記樹脂を含む上記電界効果トランジスタ全体をプラスチックモールド樹脂により封止する工程を含むものである。

【0015】

【作用】この発明にかかる高周波半導体装置においては、電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置において、上記電界効果トランジスタのゲート電極、及び該ゲート電極の周辺の該電界効果トランジスタの表面に、酸化膜、または窒化膜よりなるパッシベーション膜を成膜した後に、その誘電率が 3.2 以下で、膜厚が 2 μ m 以上のフッ素系樹脂を被覆してなる、該フッ素系樹脂と上記パッシベーション膜との 2 重構造を有し、上記プラスチックモールド樹脂で封止してなるので、パッシベーションの機能を損なうことなく、従来用いられていたポリイミドよりさら

5

に誘電率の低いフッ素系樹脂を使用することができ、封止樹脂の誘電率の影響を軽減することができる。

【0016】またこの発明においては、上記高周波半導体装置において、上記プラスチックモールド樹脂は、エポキシ系樹脂であるので、上記効果を奏するものを構成できる。

【0017】またこの発明においては、上記高周波半導体装置において、上記電界効果トランジスタは、リセス構造を有するので、リセス構造を有する電界効果トランジスタにおいて、上記の効果が得られる。

【0018】またこの発明においては、上記高周波半導体装置において、上記電界効果トランジスタは、T型またはY型ゲート電極を有するので、該T型またはY型ゲート電極を有する電界効果トランジスタにおいて、上記の効果が得られる。

【0019】またこの発明においては、上記高周波半導体装置において、該高周波半導体装置は、GaAsFETであるので、GaAsFETにおいて、上記の効果が得られる。

【0020】この発明にかかる高周波半導体装置の製造方法においては、電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置の製造方法において、半導体基板上に電界効果トランジスタを構成する活性層、ソース電極、ドレイン電極、ゲート電極をそれぞれ形成する工程と、上記形成された電界効果トランジスタの表面の所望の領域に酸化膜、または窒化膜よりなるパッシベーション膜を形成する工程と、上記形成された電界効果トランジスタの上記半導体基板をリードフレーム上に接着する工程と、上記形成された各電極にワイヤをボンディングする工程と、上記形成されたゲート電極上、及びその周辺の電界効果トランジスタの表面を誘電率3.2以下のフッ素樹脂系樹脂で、該樹脂の厚さが2 μ mになるように被覆し、該樹脂を硬化させる工程と、その後、上記硬化させた上記樹脂を含む上記電界効果トランジスタ全体をプラスチックモールド樹脂により封止する工程を含むので、パッシベーションの機能を損なうことなく、従来用いられていたポリイミドよりさらに誘電率の低いフッ素系樹脂を使用することができ、封止樹脂の誘電率の影響を軽減することができる。

【0021】

【実施例】

実施例1. 図1はこの発明の第1の実施例によるGaAsFETについて、その断面構造を図示したものである。図1において、1は表面にn型活性層6を形成したGaAs基板であり、そのリセス深さ(DR)は1500オングストローム、リセス幅は8000オングストロームである。また、2はゲート電極であり、Ti/Al/Moからなり前述した従来例と同様に形成される。3はソース電極であり、AuGeからなり、厚さは3000オングストロームである。4はドレイン電極であり、

6

AuGeからなり、厚さは3000オングストロームである。5は該GaAsFET100のゲート電極2、及び該ゲート電極2の周辺の該GaAsFET10の表面を被覆するように形成されたパッシベーション膜であり、SiN膜よりなり、1000オングストロームの膜厚を有するものである。7は、誘電率が2.0のフッ素系樹脂からなる被覆樹脂である。

【0022】図3(b)は、図3(a)のように、GaAsFET10の表面に、被覆樹脂7として、フッ素系樹脂を、あるいはこれに代えて、エポキシ系樹脂、シリコン系樹脂を塗布し、約200°Cでキュアすることにより作製し、そのGaAsFET10全体をモールド樹脂15により封止(モールド)したGaAsFETの試作品について、そのGaAsFETの特性として、利得を測定した結果を示す図である。

【0023】図3(b)において、Aはフッ素系樹脂の特性を示す領域、Bはポリイミドの特性を示す領域、Cはモールド樹脂として使われるシリコン系樹脂の特性を示す領域、Dはモールド樹脂として使われるエポキシ系樹脂の特性を示す領域、E、Fは該エポキシ系樹脂に対し、フィラーの材料と添加量を変えることによりその誘電率を変えた場合の特性を示す点である。

【0024】フッ素系樹脂A、シリコン系樹脂C、エポキシ系樹脂Dの誘電率は、それぞれ2.3.2.4であり、エポキシ系樹脂については、フィラーとしてリン酸水素ナトリウムを使うことにより、その誘電率5~6(E、F)を得ている。上記試作品における、被覆樹脂7については、その厚さ(図1中のh)は、充分厚く、約50 μ mとしている。

【0025】図3(b)のグラフより、被覆膜の誘電率が3.2を越えると、GaAsFETの利得は低下している。これは被覆膜の誘電率の増大に伴って、GaAsFETのゲート・ソース容量(Cgs)、ゲート・ドレイン容量(Cgd)が増大したことにより、その結果として、GaAsFETの高周波特性が劣化したものと考えられる。

【0026】図4は、上記被覆剤としてフッ素系樹脂を使用した場合について、フッ素系樹脂の膜厚hを変えた試作品について、GaAsFET10の利得を測定した結果を示している。この図では、膜厚が2 μ mより小さくなると利得は低下しており、充分な効果を発揮するには膜厚が2 μ m以上必要であることがわかる。

【0027】このように本実施例1は、GaAsFETにおいて、該FETのゲート電極2、及び該ゲート電極の周辺のGaAsFET10の表面を、SiO₂、又はSiNよりなるパッシベーション膜5と、フッ素系樹脂よりなる被覆樹脂7との2重層構造とした後、エポキシ系樹脂によるモールド樹脂15で樹脂封止するようにしたので、樹脂封止することによる高周波特性の劣化を防止することができるものである。特に、チップ表面を、パ

7

ッシベーション膜5とフッ素系樹脂7との2重層構造としたので、バッシベーション機能に影響を与えることなく、GaAs基板との親和性が小さいフッ素系樹脂を低誘電率の被覆樹脂として利用することができ、該被覆樹脂7として、その誘電率が3.2以下、その厚さが2 μ m以上のフッ素樹脂を用いたので、リセス構造を有し、またはT型(Y型)ゲート構造を有するGaAsFETにおいて、上述のように、封止することによる高周波特性劣化を防止することができる高周波半導体装置を得ることができるものである。

【0028】実施例2. 図2(a)~(e)はこの発明の第2の実施例による、高周波半導体装置の製造工程を、断面図により示したものである。次に、本実施例2の製造方法について説明する。上記従来例と同様の方法により、図2(a)に示すように、酸化膜、または窒化膜よりなるバッシベーション膜5をつけた状態まで完成する。

【0029】次に、図2(b)に示すように、リードフレーム11上に半田12で上記GaAsFETチップ10をダイボンディングする。次に、図2(c)に示すように、上記GaAsFETチップ10のソース電極3、ドレイン電極4を、それぞれ金ワイヤ13でリードフレーム11と接続する。

【0030】次に、図2(d)に示すように、フッ素系樹脂よりなる被覆樹脂7をディスペンサ14等によりゲート電極2上、及びその周辺の該FET表面に塗布した後、高温でキュアし、該被覆樹脂7を硬化させる。これにより、ゲート電極2と半導体基板1間の隙間が該被覆樹脂7により埋まる。ここで、該金ワイヤ13に該樹脂7が付着しても問題はないものである。最後に、図2(e)に示すように、熱硬化性エポキシ樹脂よりなるモールド樹脂15で全体を封止(モールド)する。

【0031】このような本発明の第2の実施例によれば、上記実施例1で説明したように、GaAsFETにおいて、そのゲート電極、及びその周辺のGaAsFETの表面を、SiO₂、又はSiNのバッシベーション膜5と、フッ素系樹脂よりなる被覆樹脂7との2重層構造により被覆した後、モールド樹脂15で封止してなるので、樹脂封止することによる高周波特性の劣化を防止することができるものである。特に、チップ表面を、バッシベーション膜5と、フッ素系樹脂よりなる被覆樹脂7との2重層構造としたので、バッシベーション機能に影響を与えることなく、GaAs基板との親和性が小さいフッ素系樹脂を低誘電率の被覆樹脂として利用することができ、該被覆樹脂7として、その誘電率が3.2以下、その厚さが2 μ m以上のフッ素樹脂を用いたので、リセス構造を有し、またはT型(Y型)ゲート構造を有するGaAsFET、あるいはGaAsICにおいて、上述のように、封止することによる高周波特性劣化を防止することができる高周波半導体装置を容易に製造することができる効果がある。

8

【0032】なお、本実施例2では、上記フッ素樹脂の塗布を、ウエハプロセス後、ボンディングにより行ったが、これはウエハプロセス中に、スピコートによりおこなってもよく、この場合には、該フッ素樹脂の側面は写真製版に精度良く形成でき、上記図2(c)の金ワイヤ13の電極3、4上のボンディング部と、上記フッ素樹脂の側面とが接触することを無くすることもできる。

【0033】また以上の実施例では、高周波半導体装置に搭載された半導体素子としては、GaAsFETである場合を例に挙げて説明したが、これはHEMT、MMICなどの素子であってもよく、同様の効果を奏することはいうまでもない。

【0034】

【発明の効果】以上のようにこの発明にかかる高周波半導体装置によれば、樹脂で封止してなる高周波半導体装置において、電界効果トランジスタのゲート電極、及び該ゲート電極の周辺の表面に、バッシベーション膜を成膜した後に、その誘電率が3.2以下で、膜厚が2 μ m以上のフッ素系樹脂を被覆してなる、該フッ素系樹脂と上記バッシベーション膜との2重構造を有し、これをモールド樹脂で封止してなるので、モールド樹脂による封止を施した高周波半導体装置においても、バッシベーションの機能を損なうことなく、従来用いられていたポリイミドよりさらに誘電率の低いフッ素系樹脂を使用することができ、封止樹脂の誘電率の影響を軽減することができ、高周波特性の劣化を防止できる効果がある。

【0035】またこの発明によれば、上記高周波半導体装置において、上記モールド樹脂は、エポキシ系樹脂であるので、上記効果を奏するものを構成できる。

【0036】またこの発明によれば、上記高周波半導体装置において、上記電界効果トランジスタは、リセス構造を有するので、リセス構造を有する電界効果トランジスタにおいて、上記の効果を奏するものを構成できる。

【0037】またこの発明によれば、上記高周波半導体装置において、上記電界効果トランジスタは、T型またはY型ゲート電極を有するので、該T型またはY型ゲート電極を有する電界効果トランジスタにおいて、上記の効果を奏するものを構成できる。

【0038】またこの発明によれば、上記高周波半導体装置において、該高周波半導体装置は、GaAsFETであるので、GaAsFETにおいて、上記の効果が得られる。

【0039】この発明にかかる高周波半導体装置の製造方法によれば、電界効果トランジスタをプラスチックモールド樹脂で封止してなる高周波半導体装置の製造方法において、半導体基板上に電界効果トランジスタを構成する活性層、ソース電極、ドレイン電極、ゲート電極をそれぞれ形成する工程と、上記形成された電界効果トランジスタの表面の所望の領域に酸化膜、または窒化膜よりなるバッシベーション膜を形成する工程と、上記形成

9

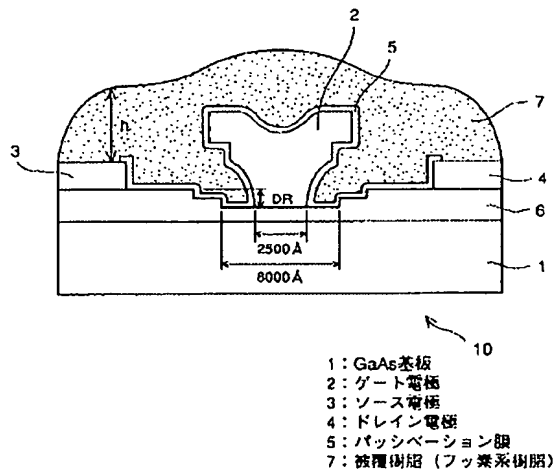
された電界効果トランジスタの上記半導体基板をリードフレーム上に接着する工程と、上記形成された各電極にワイヤをボンディングする工程と、上記形成されたゲート電極上、及びその周辺の電界効果トランジスタの表面を誘電率3.2以下のフッ素系樹脂系樹脂で、該樹脂の厚さが $2\mu\text{m}$ になるように被覆し、該樹脂を硬化させる工程と、その後、上記硬化させた上記樹脂を含む上記電界効果トランジスタ全体をプラスチックモールド樹脂により封止する工程を含むので、パッシベーションの機能を損なうことなく、従来用いられていたポリイミドよりさらに誘電率の低いフッ素系樹脂を使用することができ、封止樹脂の誘電率の影響を軽減することができ、モールド樹脂による封止を施した高周波半導体装置においても、高周波特性の劣化を防止することができる高周波半導体装置を製造できる効果がある。

【図面の簡単な説明】

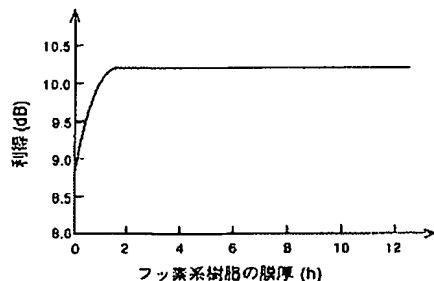
【図1】 この発明の第1の実施例によるGaAs FETの断面図。

【図2】 この発明の第2の実施例による高周波半導体装置の製造工程を示す断面図。

【図1】



【図4】



10

【図3】 この発明の実施例1における試作品の断面図（図3(a)）、及び各被覆樹脂の誘電率と、その被覆樹脂を用いた際のFETの利得との関係を示す図。

【図4】 この発明の実施例1における、フッ素系樹脂の膜厚と、GaAs FETの利得との関係を示す図。

【図5】 従来の高周波半導体装置の、封止樹脂を透視した状態の斜視図。

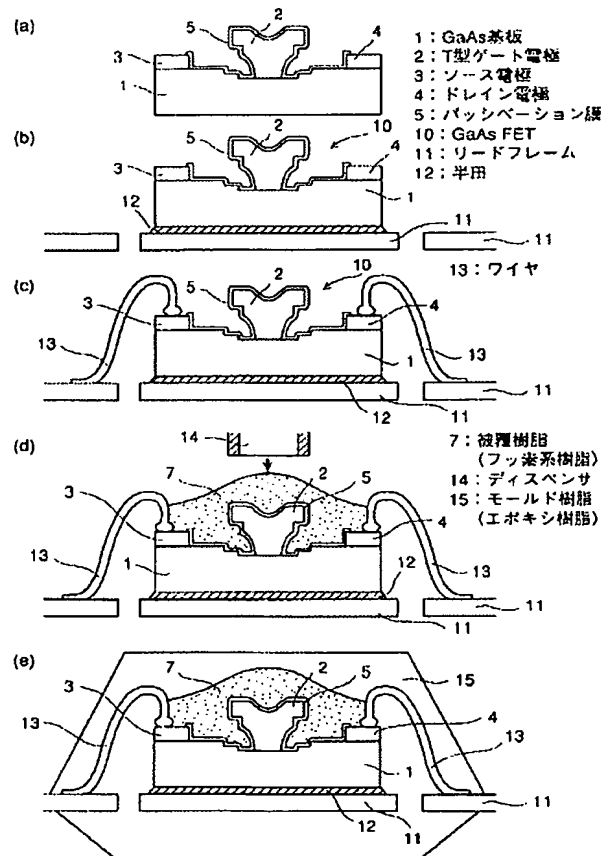
【図6】 従来のGaAs FETを示す断面構造図。

【符号の説明】

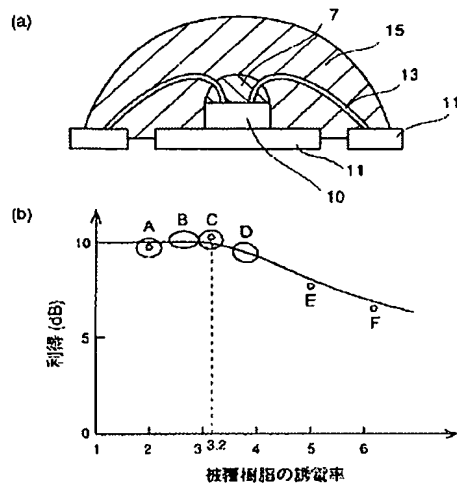
10 1 表面にn形活性層を形成したGaAs基板、2 ゲート電極、3 ソース電極、4 ドレイン電極、5 パッシベーション膜、7 被覆樹脂（フッ素系樹脂）、10 GaAs基板、11 リードフレーム、12 半田、13 ワイヤ、14 ディスペンサ、15 モールド樹脂（エポキシ樹脂）、101 GaAs FET、102 ソースワイヤ、103 ドレインワイヤ、104 ゲートワイヤ、105 ソースリード、106 ドレインリード、107 ゲートリード、108 熱硬化性エポキシ系樹脂。

20

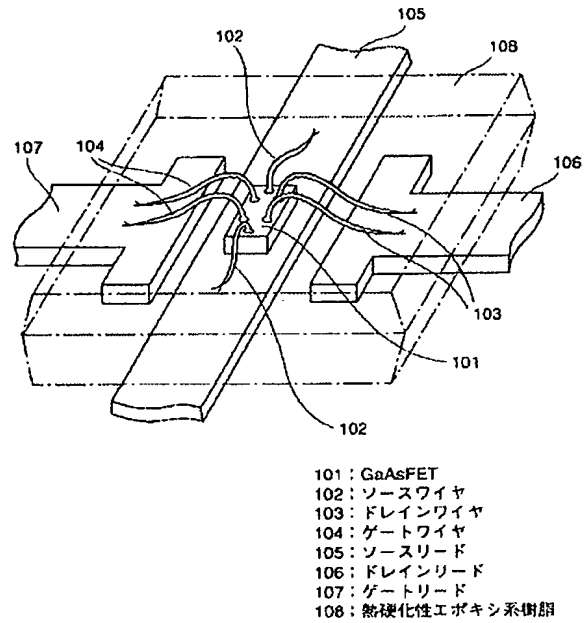
【図2】



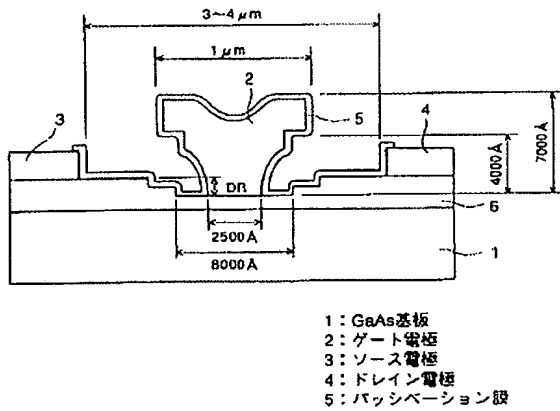
【図 3】



【図 5】



【図 6】



フロントページの続き

(51) Int. Cl.⁶

H 0 1 L 23/31

識別記号

序内整理番号

F I

技術表示箇所

6921-4E

H 0 1 L 23/30

D

9171-4M

29/80

G